

# PB002 – Základy informačních technologií

## Počítačové systémy

27. září 2016

- 1 Babbageův počítačový stroj
- 2 Turingův stroj
- 3 Von Neumanovo schéma

- 1 první zmínka 1822
- 2 Prvenství myšlenky programovatelného počítačového stroje
- 3 instrukce
- 4 oddělená datová a programová paměť
- 5 oddělená vstup/výstupní jednotka
- 6 řídicí jednotka schopná provádět podmíněné skoky
- 7 Augusta Ada King, hraběnka z Lovelace – podpora a popis
- 8 1991 sestaven a prokázána funkčnost

# Babbageův počítačový stroj – obrázek



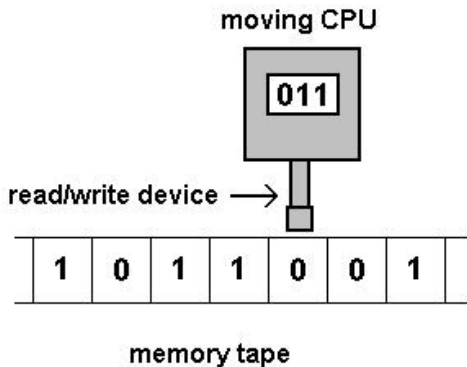
- 1 teoretický model výpočetního stroje
- 2 problém zastavení Turingova stroje – problém rozhodnutelnosti
- 3 Turingův test
- 4 zaveden v roce 1936

## Definice

Formálně je **Turingův stroj** definován jako šestice  $\mathcal{M} = (Q, \Sigma, \Gamma, \delta, q_0, F)$  kde:

- $Q$  je konečná množina **stavů**
- $\Gamma$  je konečná množina **páskových symbolů**
- $\Sigma \subseteq \Gamma, \Sigma \neq \emptyset$  je konečná množina **vstupních symbolů**
- $\delta : (Q - F) \times \Gamma \rightarrow Q \times \Gamma \times \{-1, 0, +1\}$  je **přechodová funkce**
- $q_0 \in Q$  je **počáteční stav**
- $F \subseteq Q$  je množina **koncových stavů**

# Turingův stroj – obrázek

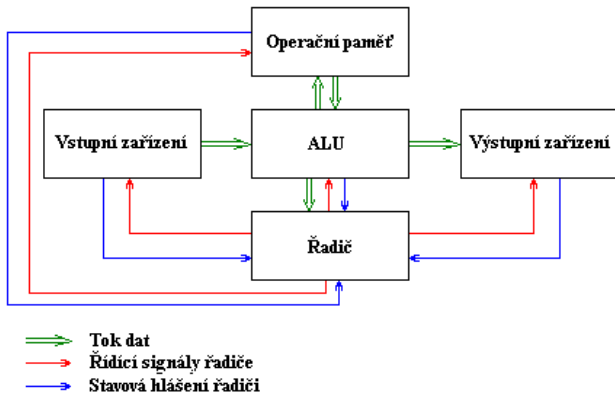


# Von Neumanovo schéma

- 1 40. léta 20. století
- 2 nová koncepce
- 3 základní funkční části
- 4 dvojková soustava



# Von Neumanovo schéma – obrázek



- 1 stroj, který vykonává instrukce
- 2 instrukční cyklus: výběr a provedení instrukce jednotkou
- 3 vnitřní hodiny: takt procesoru
- 4 základní jednotka sekvenční (ALU)
- 5 může obsahovat více jednotek - vnitřní paralelismus

## 1 Univerzální

- 1 CISC: Complex Instruction Set Computer
- 2 RISC: Reduced Instruction Set Computer

## 2 Specializované procesory

- 1 Vektorové
- 2 Embedded
- 3 ...

- 1 Uchovávání dat
- 2 Přímá adresace (sloupec x řádek)
  - 1 rozsah adres: 16,32,64 bitů
- 3 Cyklus paměti: doba nezbytná pro vystavení nebo zápis dat
- 4 Vzpomínání se po provedené operaci, prokládání paměti
- 5 statická x dynamická paměť
- 6 Hierarchie paměti
  - 1 Rychlá - pomalá
  - 2 Drahá - levná
  - 3 Ekonomický imperativ v IT

- ① Zajišťují vstup/výstup informací:
  - ① komunikace s uživatelem
  - ② komunikace s jinými systémy
  - ③ permanentní ukládání dat

- 1 Paměti (ROM, PROM, EPROM, NVRAM)
- 2 Disky
  - 1 Magnetické
  - 2 SSD
  - 3 Magnetooptické
  - 4 Optické
- 3 Pásky
- 4 Sítě

- ① Počítačové sítě
  - ① Drátové
    - ① Elektrické
    - ② Optické
  - ② Bezdrátové
    - ① Radiové
    - ② Optické
    - ③ Akustické
  - ③ Mechanické

- 1 Virtuální realita
  - 1 Brýle a helmy pro prostorové vidění
  - 2 3D projekce a prostorový zvuk
  - 3 Detekce pohybu a polohy
- 2 Wearable Computers



- 1 Standardní pohled:
  - 1 Procesor(y)
  - 2 Paměť
  - 3 Periferie
- 2 Jiné možné pohledy
  - 1 Buněčné automaty
  - 2 Neuronové počítače
  - 3 ...

- 1 Úzce propojené (tightly coupled)
- 2 Volně propojené (loosely coupled)
- 3 Distribuované
- 4 Gridy

- 1 Společná paměť
- 2 Minimální vliv vzdálenosti procesorů
- 3 Speciální propojení procesorů a paměti
- 4 Vhodné pro úlohy s jemným paralelismem
- 5 Výpočetní model: sdílená paměť

- 1 Převážně distribuovaná paměť
- 2 Vzdálenost procesor; hraje roli
- 3 Speciální propojení procesorů
- 4 Výrazně vyšší latence v meziprocessorové komunikaci
- 5 Operace `remote_put` a `remote_get` pro přístup do paměti vzdáleného procesoru
- 6 Výpočetní model: zasílání zpráv

- 1 Rozšíření předchozího modelu
- 2 Vždy distribuovaná paměť
- 3 Vzdálenost procesorů hraje významnou roli
- 4 Propojení procesorů často formou běžné LAN sítě
- 5 Vysoká latence v meziprocesorové komunikaci
- 6 Výpočetní model: zasílání zpráv

- 1 Geograficky rozsáhlý distribuovaný systém
- 2 Propojeny samostatné počítače
- 3 Propojení počítačů WAN sítí
- 4 Extrémně vysoká latence v meziprocessorové komunikaci
- 5 jediný možný výpočetní model: zasílání zpráv

# Gridová infrastruktura MetaCentra

