

## X. LOGICKÉ OBVODY I

Základy Booleovy algebry

Booleova algebra stanoví pravidla pro algebraické vyjádření výroků a jejich vztahů. Logické proměnné zde mohou nabývat pouze dvou hodnot.

V elektrických obvodech se pravdivému výroku přiřazuje zpravidla nenulová hodnota elektrické veličiny v pozorovaném místě (nenulové napětí nebo proud, sepnutý kontakt ap). Označuje se jako signál logické hodnoty 1.

Nepравdivým výročkům se přiřazuje nulová hodnota elektrického signálu (nulové napětí nebo proud, rozepnutý kontakt) a označuje se jako signál logické hodnoty 0.

Někdy se setkáváme s označením logické hodnoty 1 písmenem H (High) a pro logickou hodnotu 0 se používá L (Low).

V obecném tvaru se pro logické proměnné používá označení písmeny velké abecedy, písmena ze začátku abecedy se používají pro označení vstupních proměnných a písmena z konce abecedy pro značení výstupních proměnných logických obvodů. Vztahy, které popisují vzájemné závislosti vstupních a výstupních proměnných se nazývají logické funkce.

V polovodičových logických obvodech se hodnotám logických veličin přiřazují odpovídající vstupní a výstupní napětí. Rozlišujeme pak:

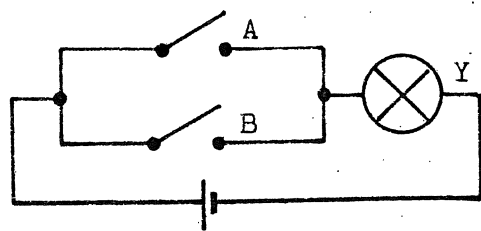
1. "Kladnou logiku" - logické hodnotě 1 odpovídá vyšší kladné napětí než hodnotě logické 0,
2. "Zápornou logiku" - logické hodnotě 1 odpovídá nižší napětí než hodnotě logické 0.

Vzhledem k používaným obvodům budeme nadále pracovat jen s kladnou logikou.

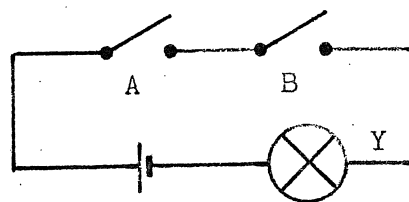
Nejzákladnější logické funkce v Booleově algebře jsou:

1. Disjunkce, logický součet,  $A + B = Y$  realizovaná prvkem NEBO (OR)
2. Konjunkce, logický součin,  $A \cdot B = Y$  realizovaná prvkem I (AND)
3. Negace, logický zápor, inverze  $A \rightarrow \bar{A}$ , prvek invertor (NON).

První dvě funkce můžeme realizovat pomocí spínačů podle obr. 53a a obr. 53b.



Obr. 53a



Obr. 53b

Často se hodnoty výstupní proměnné udávají tzv. pravdivostní tabulkou. Pro uvedené tři funkce mají pravdivostní tabulky tvar:

AND		
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

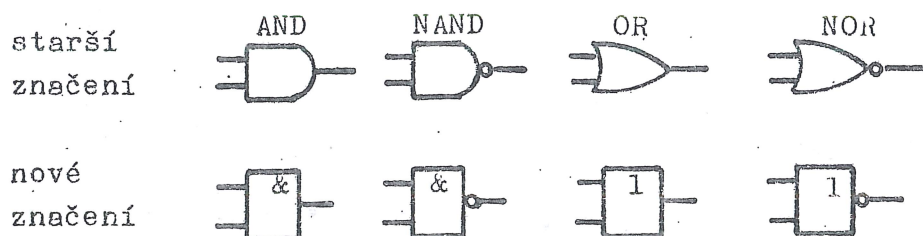
OR		
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

NON	
A	$\bar{A}$
0	1
1	0

Základní postuláty a teoremy, které tvoří podstatu Booleovy algebry, dávají možnost vyjádřit různé logické funkce, převádět je na vhodný tvar a zjednodušovat složité výchozí formulace. Zákony logiky jsou uvedeny v následující tabulce:

1. $A \cdot 0 = 0$	4. $A + 1 = 1$	zákon agresivnosti
2. $A \cdot 1 = A$	5. $A + 0 = A$	zákon neutrálnosti
3. $A \cdot A = A$	6. $A + A = A$	zákon absorbce
4. $A \cdot \bar{A} = 0$	7. $A + \bar{A} = 1$	zákon vyloučení třetího
5. $A \cdot B = B \cdot A$	8. $A + B = B + A$	kmutativní zákon
6. $A(B \cdot C) = (A \cdot B)C$	9. $A + (B \cdot C) = (A + B) \cdot C$	asociativní zákon
7. $\overline{A \cdot B} = \bar{A} + \bar{B}$	10. $\overline{A + B} = \bar{A} \cdot \bar{B}$	de Morganova pravidla
8. $A \cdot (A + B) = A$	11. $A + (A \cdot B) = A$	
9. $(A + B) \cdot (A + \bar{B}) = A$	12. $A \cdot B + A \cdot \bar{B} = A$	
10. $A \cdot B + A \cdot C = A(B + C)$	13. $(A + B) \cdot (A + C) = A + B \cdot C$	distributivní zákon
11. $\bar{\bar{A}} = A$	14. $\bar{\bar{A}} = A$	zákon dvojité negace
12. $A + \bar{A} \cdot B = A + B$	15. $A \cdot (\bar{A} + B) = A \cdot B$	zákon absorbce negace

K realizaci logických funkcí používáme logické členy. V současné době bývají vesměs vyrobeny v integrované formě. K základním logickým členům patří členy AND, NAND, OR, NOR. Jejich schématické značky bez ohledu na vnitřní zapojení jsou na obr. 54.

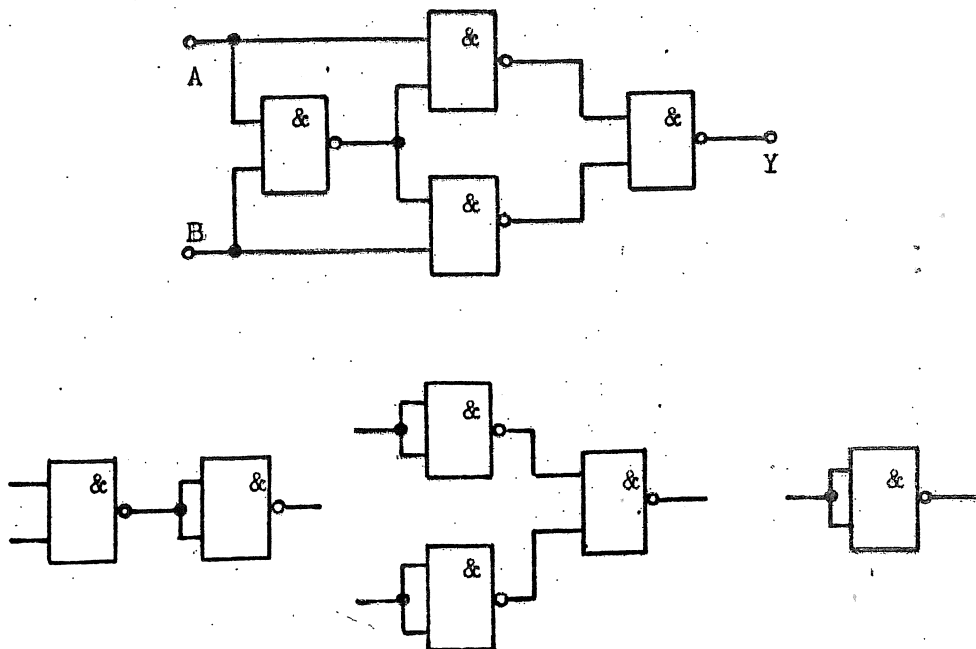


Obr. 54

Všechny členy na obr. 54 jsou se dvěma vstupy, těch však může být

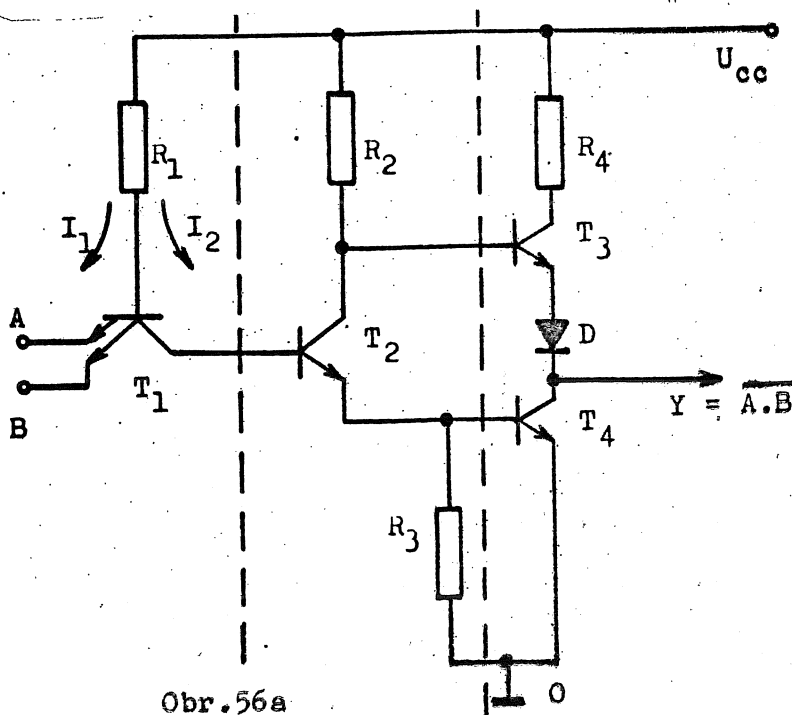
až osm.

K realizaci základních logických funkcí nepotřebujeme mít všechny typy logických hradel podle obr. 54. Hradly NAND nebo NOR je možno vytvořit ostatní požadované funkce. Některé funkce vytvořené z hradel NAND jsou na obr. 55.

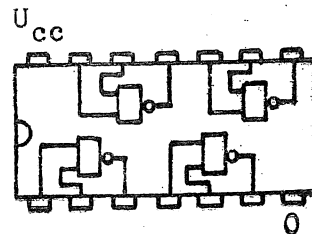


Obr. 55

Hradlo NAND se u nás vyrábí s označením MH 7400. Má napájecí napětí 5 V s povolenou tolerancí  $\pm 5\%$ . Obvod 7400 obsahuje v jednom pouzdře čtyři dvouvstupá hradla NAND zapojená podle obr. 56a. Obr. 56b ukazuje zapojení patice.

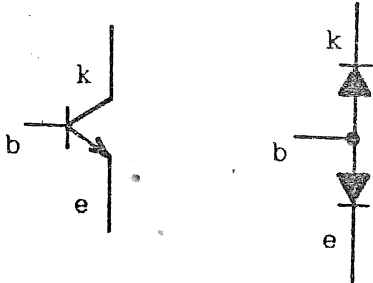


Obr. 56a



Obr. 56b

Tranzistor  $T_1$  vstupního obvodu má tolik emitorů, kolik vstupů má daný obvod. Tento tranzistor pracuje spíše jako dvojice diod podle modelu na obr.57. Pro výklad činnosti obvodu je vhodné připomenout, že úbytek napětí na přechodu PN u křemíku je v propustném směru asi 0,75 V a že křemíkový tranzistor v nasyceném stavu má mezi kolektorem a emitorem napětí asi 0,4 V..



Obr. 57

Přiložíme-li alespoň na jeden vstup několikaemitorového tranzistoru  $T_1$  napětí odpovídající úrovni logické nuly, tj. méně než 0,8 V, bude tento tranzistor v sepnutém stavu, neboť přechodem báze-emitor tranzistoru  $T_1$  může téci proud  $I_1$ . Napětí kolektoru  $T_1$  proti nulovému vodiči bude hodně menší než

napětí mezi bází a emitorem tranzistorů  $T_2$  a  $T_3$  potřebné k jejich otevření.  $T_2$  a  $T_3$  budou v uzavřeném stavu a přes odpor  $R_2$  bude procházet proud k přechodu báze-emitor tranzistoru  $T_3$ . Tento bude otevřen a na výstupu bude napětí odpovídající hodnotě logické 1.

Jsou-li všechny vstupy tranzistoru  $T_1$  připojeny k napětí úrovně logické 1 (2 až 5,5 V), přechod báze-emitor  $T_1$  bude uzavřen a proud  $I_2$  poteče odporem  $R_1$  a přechody báze-emitor tranzistorů  $T_2$  a  $T_4$ . Tranzistor  $T_4$  je otevřen a na výstupu hradla bude napětí o hodnotě logické 0.

K nejdůležitějším parametrům logických obvodů patří:

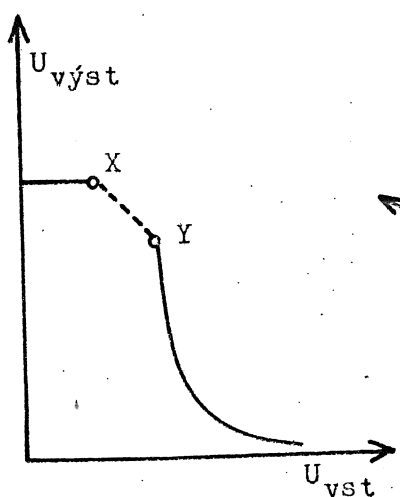
1. Vstupní napětí pro úroveň logické 1  $U_{vst}(1)$ . Je to minimální kladné napětí mezi vstupem a společným bodem 0, při kterém je ještě zaručena log.1 na vstupu.
2. Vstupní napětí pro úroveň log.0  $U_{vst}(0)$  je maximální kladné napětí mezi vstupem a společným bodem 0, pro které je ještě zaručena log.0 na vstupu.
3. Vstupní proud pro úroveň log.1  $I_{vst}(1)$  je maximální proud, který může procházet vstupem směrem do obvodu. Je definován pro vstupní napětí  $U_{vst} = 2,4$  až 5,5 V a pro jednoduché obvody je max. 40  $\mu A$  při  $U_{vst} = 2,4$  V a max. 1 mA při  $U_{vst} = 5,5$  V.
4. Vstupní proud pro úroveň log.0,  $I_{vst}(0)$  je maximální proud, který může procházet vstupem směrem ven z obvodu. Je definován pro  $U_{vst} = 0,4$  V a pro jeden vstup je max. 1,6 mA..
5. Výstupní napětí pro úroveň log.1,  $U_{výst}(1)$  je minimální kladné napětí mezi výstupem a společným bodem 0, při kterém je ještě zaručena log.1 na výstupu.
6. Výstupní napětí pro úroveň log.0,  $U_{výst}(0)$  je maximální kladné napětí mezi výstupem a společným bodem 0, při kterém je ještě zaručena log.0 na výstupu.

7. Odběr proudu ze zdroje  $I_{cc}$ , udává se pro oba stavy,  $I_{cc}(0)$  a  $I_{cc}(1)$ .
8. Zkratový proud  $I_{oc}$  je definován jako proud, který prochází výstupem obvodu, spojíme-li jej se společným bodem 0 a je-li výstup udržován ve stavu log.1.

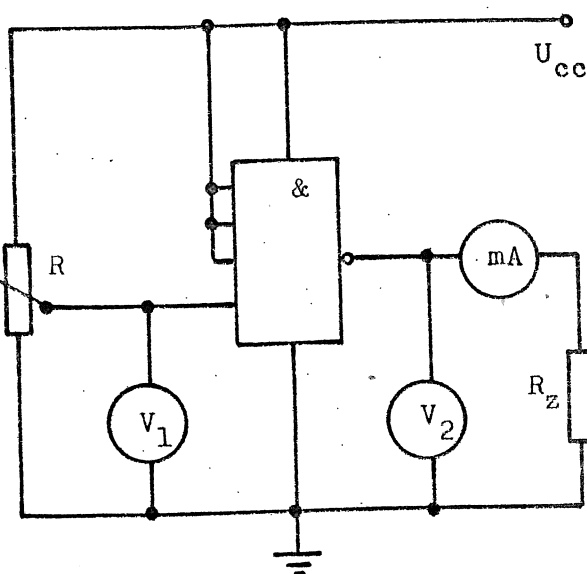
Dalším důležitým parametrem je logický zisk, který v podstatě určuje kolik vstupů je možné připojit k jednomu výstupu obvodu (zatižitelnost).

### Charakteristiky hradel a jejich měření

Základní stejnosměrnou charakteristikou je přenosová charakteristika zobrazená na obr. 58a, zapojení pro její měření je na obr. 58b.



Obr. 58a



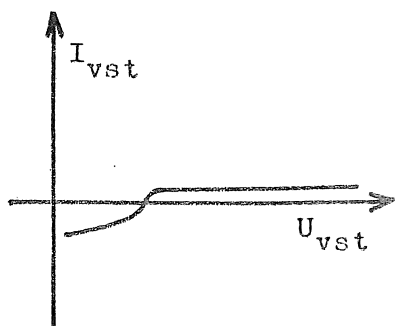
Obr. 58b

Popisuje vztah mezi vstupním a výstupním napětím obvodu při určitém napájecím napětí  $U_{cc}$  a zátěži  $R_z$ , kterou ve skutečnosti nahrazujeme určitým počtem vstupů dalších hradel. Všechny vstupy logického členu musí být připojeny ke kladnému napájecímu napětí  $U_{cc}$  (5 V) s výjimkou jediného, jehož charakteristiku měříme. Při vstupním napětí menším než asi 0,8 V je na výstupu signál hodnoty log.1, kterému odpovídá výstupní napětí  $U_{výst}(1)$ . Při dalším zvyšování vstupního napětí začíná výstupní napětí klesat nejprve lineárně, potom strměji až při napětí blízkém 2 V pokles ustane a na výstupu je napětí odpovídající log.0,  $U_{výst}(0)$ , které má hodnoty 0,2 až 0,4 V. Z přenosové charakteristiky lze určit  $U_{vst}(0)$  a  $U_{vst}(1)$  a jim odpovídající  $U_{výst}(1)$  a  $U_{výst}(0)$ .

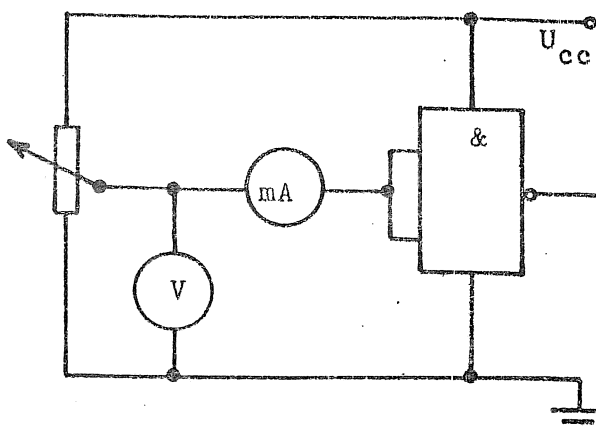
Přenosovou charakteristiku nemůžeme měřit u hradel, která jsou součástí klopných obvodů (např. J-K), protože měření je znemožněno zapojenými vnitřními zpětnými vazbami.

Dalšími důležitými charakteristikami jsou vstupní charakteristiky. Vstupní charakteristika je na obr. 59a a zapojení pro její měření na

na obr. 59b. Vstupní charakteristiku je účelné rozdělit do částí podle



Obr. 59a



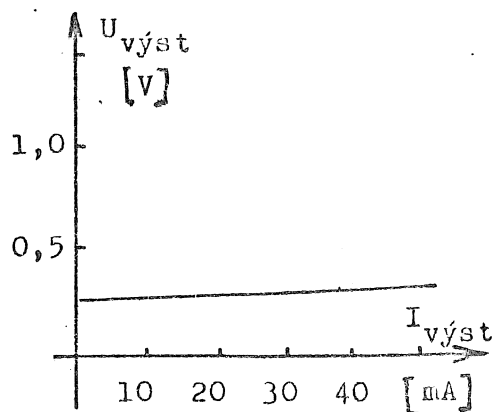
Obr. 59b

kvadrantů, kterými prochází. Při log.1 na vstupu probíhá charakteristika prvním kvadrantem, vstupní proud teče do hradla. Jeho hodnota bývá asi  $40 \mu\text{A}$ . Při log.0 na vstupu  $U_{vst}(0)$  je vstupní proud záporný, vytéká z hradla. Je-li vstup spojen s nulovým vodičem, platí pro tento proud

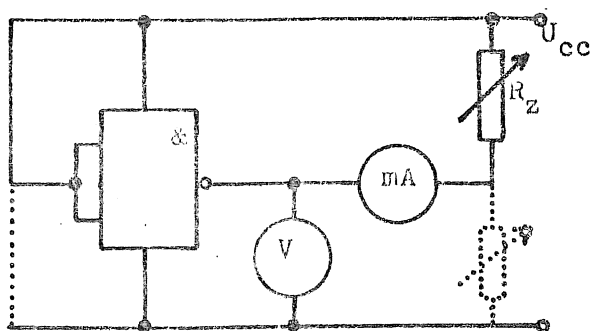
$$I_{vst} = - \frac{U_{cc} - U_{bel}}{R_l} .$$

Za určitých situací může vstupní charakteristika procházet také třetím kvadrantem, tuto oblast ale v praxi neproměříme.

Výstupní charakteristiky jsou dvě, pro log.0 na výstupu a pro log.1 na výstupu. Výstupní charakteristika pro výstupní hodnotu log.0 a schéma zapojení pro měření jsou na obr. 60a a 60b. Průběh charakteristiky



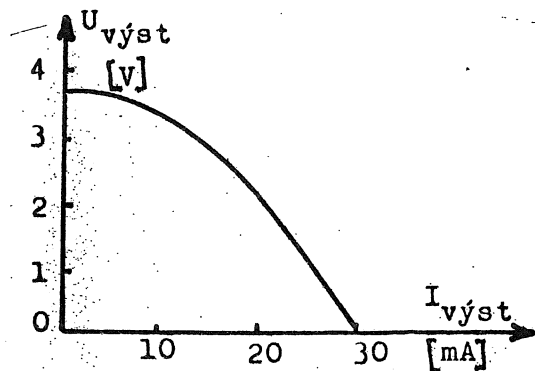
Obr. 60a



Obr. 60b

určuje tranzistor  $T_4$  (obr. 56a), který pracuje v nasyceném stavu.

Je-li alespoň k jednomu vstupu hradla připojeno napětí odpovídající log.0, bude na výstupu log.1 a průběh výstupní charakteristiky určuje tranzistor  $T_3$  s příslušnými obvody. Zapojení pro měření této cha-



Obr. 61

rakteristiky vychází ze zapojení na obr. 60b a změny jsou provedeny čárkovaně. Oba vstupy jsou připojeny k nulovému vodiči a k nulovému vodiči je také připojen zatěžovací odpor. Protože směr výstupního proudu bude opačný než při předcházejícím měření, je třeba také upravit zapojení měřiče proudu. Charakteristika je vyznačena na obr. 61.

Z výstupní charakteristiky můžeme např. určit jak velký proud můžeme z výstupu odebírat, přičemž výstupní napětí nesmí klesnout pod hodnotu odpovídající log.1 .

#### Úkoly:

1. Změřte přenosovou charakteristiku jednoho hradla obvodu MH 7400. Zatěžovací odpor volte v rozmezí hodnot 1 až 5 k $\Omega$ , pro dvě hodnoty  $R_z$  proveďte měření. Z charakteristiky určete hodnoty  $U_{\text{vst}}(0)$ ,  $U_{\text{vst}}(1)$ ,  $U_{\text{vyst}}(0)$  a  $U_{\text{vyst}}(1)$ .
2. Změřte vstupní charakteristiku hradla. Z grafu určete proudy odpovídající vstupním napětím log.1 a log.0. Určete velikost napětí, při kterém se mění směr vstupního proudu.
3. Proměřte výstupní charakteristiku pro výstupní hodnotu log.0. Velikost odporu  $R_z$  měňte v takových mezích, aby výstupní proud nepřekročil hodnotu 20 mA!
4. Proměřte výstupní charakteristiku pro výstupní hodnotu log.1 . Z grafu stanovte hranici výstupního proudu pro kterou neklesne výstupní napětí pod hodnotu log.1 .
5. Z předcházejících měření stanovte logický zisk obvodu.
6. Ověřte pravdivostní tabulky funkcí AND, NAND, OR, NOR, EX-OR, EX-NOR. Funkce nejprve sestavte z jednotlivých hradel NAND (podle obr. 55) a hodnoty ověřte pomocí pomůcky s uvedenými funkcemi.